

10/506730

Rec'd PCT/PTO 03 SEP 2004

T/JP03/02433

日本国特許庁

JAPAN PATENT OFFICE

03.03.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 3月 4日

REC'D 25 APR 2003

出願番号

Application Number:

特願2002-057855

[ST.10/C]:

[JP2002-057855]

出願人

Applicant(s):

ローム株式会社

WIPO

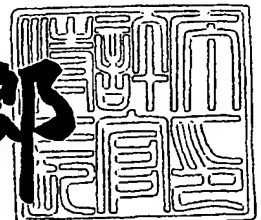
PCT

**PRIORITY
DOCUMENT**SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17 (a) OR (b)

2003年 4月 8日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



BEST AVAILABLE COPY

出証番号 出証特2003-3024253

【書類名】 特許願

【整理番号】 P-39472

【提出日】 平成14年 3月 4日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 33/00

【発明者】

【住所又は居所】 大阪府豊中市柴原町1-8-43-307

【氏名】 西山 憲和

【発明者】

【住所又は居所】 京都市右京区西院溝崎町21番地 ローム株式会社内

【氏名】 奥 良彰

【発明者】

【住所又は居所】 大阪府豊中市蛍池中町1-6-3-201

【氏名】 田中 俊輔

【発明者】

【住所又は居所】 兵庫県宝塚市花屋敷つつじが丘6-28-307

【氏名】 上山 惟一

【特許出願人】

【識別番号】 000116024

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】 100105647

【弁理士】

【氏名又は名称】 小栗 昌平

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100105474

【弁理士】

【氏名又は名称】 本多 弘徳

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

【手数料の表示】

【予納台帳番号】 092740

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9901047

【その他】

平成13年度新エネルギー・産業技術総合開発機構「次世代半導体材料・プロセス基盤技術開発」委託研究、産業活力再生特別措置法第30条の適用を受けるもの。

【プルーフの要否】 要

【書類名】明細書

【発明の名称】低誘電率薄膜の形成方法

【特許請求の範囲】

【請求項1】基板表面に界面活性剤を含む膜を形成する界面活性剤膜形成工程と

この基板をシリカ誘導体を含有するガス相に接触させ、シリカ誘導体を含む薄膜を形成する気相成長工程と、

前記薄膜が形成された基板を焼成し、前記界面活性剤を分解除去する工程とを含み、誘電体薄膜を形成するようにしたことを特徴とする低誘電率薄膜の形成方法。

【請求項2】前記気相成長工程は、シロキサン骨格を有するシリカ誘導体と界面活性剤を含み、空孔が周期的に配列されたシリカ誘導体を含む薄膜を形成する工程であることを特徴とする請求項1に記載の低誘電率薄膜の形成方法。

【請求項3】前記気相成長工程は、基板温度180℃以上で実行されるようにしたことを特徴とする請求項1または2に記載の低誘電率薄膜の形成方法。

【請求項4】前記分解除去する工程は、300～400℃で焼成する工程を含むことを特徴とする請求項1に記載の低誘電率薄膜の形成方法。

【請求項5】所望の素子領域の形成された半導体基板表面に界面活性剤を含む膜を塗布形成する界面活性剤膜形成工程と、

前記半導体基板を所望の設定温度に維持しつつ、TEOS雰囲気中にさらすことによりシリカ誘導体薄膜を形成する気相成長工程と、

前記薄膜が形成された基板を焼成し、前記界面活性剤を分解除去する工程とを含み、誘電体薄膜を形成するようにしたことを特徴とする請求項1に記載の低誘電率薄膜の形成方法。

【請求項6】前記誘電体薄膜は、空孔率50%以上の無機絶縁膜であることを特徴とする請求項1に記載の低誘電率薄膜の形成方法。

【請求項7】前記誘電体薄膜は、基板表面に形成され、空孔が配向性を具備していることを特徴とする請求項1に記載の低誘電率薄膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は低誘電率薄膜の形成方法に係り、特に気相成長法を用いた低誘電率薄膜の形成方法に関する。

【0002】

【従来の技術】

半導体装置の高速化・低消費電力化には、層間絶縁膜の低誘電率化が重要な課題である。そして低誘電率化を目的として種々の工夫がなされているが、従来の半導体装置では、

- (1) 無機絶縁膜であるシリカ膜にフッ素を添加する。
- (2) 母体材料として低誘電率である有機絶縁材料を形成する。
- (3) 意図的にポーラスな膜を形成する。

などの方法が提案されている。

【0003】

しかしながら、(1)の方法の場合、絶縁膜の耐湿性が劣化するために、元素比でせいぜい数%しか添加できないため、比誘電率は従来のシリカ系層間絶縁膜よりも10%から15%しか低減することが出来ないという問題がある。

【0004】

また(2)の方法の場合、有機材料であるために耐熱性および機械的強度が従来のシリカ系層間絶縁膜よりも格段に劣化し、半導体素子の信頼性を低下させることにつながると言う問題がある。

【0005】

さらにまた(3)の場合、ポーラスな構造がランダムであるために層間絶縁膜の機械的強度が著しく低下し、CMP（化学的機械的研磨）耐性もないことから、パッケージングに際し、破損しやすく、半導体素子の信頼性低下の原因となっていた。

また、ポーラスな構造が閉じていない場合が多く、閉じていないと層間絶縁膜の耐湿性が著しく低下し、半導体素子の信頼性低下の原因となっていた。

【0006】

【発明が解決しようとする課題】

このように従来の絶縁膜では、十分に誘電率を下げることができず、また、機械的強度も充分でないという問題があった。

そこで本発明者らは、界面活性剤と、シリカ誘導体と、酸触媒とを、所望のモル比で溶媒に溶解し、混合容器内で、前駆体（プレカーサー）溶液を調整し、基板に塗布し、シリカ誘導体を加水分解（重縮合反応）で重合させて（予備架橋工程）、界面活性剤の周期的な自己凝集体を鋳型とする空洞を備えた、メソポーラスシリカ薄膜を形成し、焼成工程において鋳型の界面活性剤を完全に熱分解除去して純粋なメソポーラスシリカ薄膜を形成する方法を提案している。

このとき、焼成に先立ち、基板をシリカ誘導体雰囲気下に晒し、シリカ誘導体を供給しつつ加熱することにより、加水分解による膜の収縮が抑制され、空洞は破壊されることなくそのまま維持された状態で、強固な界面活性剤の自己凝集体を鋳型とするメソポーラスシリカ薄膜が得られ、そしてさらに焼成工程により、鋳型の界面活性剤を完全に熱分解除去して純粋なメソポーラスシリカ薄膜が得られる。

【0007】

このようにして、極めて制御性よく機械的強度に優れ極めて低い誘電率をもつ誘電体薄膜を提供することが可能となる。

【0008】

しかしながら、強度的にも誘電率としても十分なものではなく、さらなる特性の向上が求められていた。

【0009】

本発明は、前記実情に鑑みてなされたもので、製造が容易で、極めて低い誘電率をもち、かつ極めて機械的強度に優れた誘電体薄膜を制御性よく提供することを目的とする。

【0010】

【課題を解決するための手段】

そこで本発明の方法では、低誘電率薄膜を形成しようとする基板表面に界面活性剤を含む膜を形成する界面活性剤膜形成工程と、この基板をシリカ誘導体を含

有するガス相に接触させ、シリカ誘導体を含む薄膜を形成する気相成長工程と、前記薄膜が形成された基板を焼成し、前記界面活性剤を分解除去する工程とを含み、誘電体薄膜を形成するようにしたことを特徴とする。

【0011】

かかる方法によれば、シリカ誘導体を含む薄膜を形成する工程が気相成長工程によってなされるため、塗布法（塗布用の前駆体溶液調整時の温度がせいぜい90℃である）による場合に比べより高温下（たとえば180℃）での成長が可能となり、従って、架橋度が高くなるため、ネットワークが高められ、壁となっている部分の結合強度が高くなる。したがって、焼成工程において、構造変化が生じにくく、安定して機械的強度が高く空孔度の高い低誘電率薄膜を形成することが可能となる。

【0012】

また焼成時の温度が300℃～400℃程度と比較的低くても形成が可能であるため、集積回路の層間絶縁膜として用いる場合にも下地に影響を与えることなく信頼性の高い絶縁膜を形成することが可能となる。気相成長工程として減圧CVD法などを用いることにより、均一な膜を形成することが可能となる。

【0013】

成長温度としては基板温度が100℃以上が適しており、180℃以上が更に適している。100℃での成長の場合、周期構造の面内間隔 *d space* が大きい180℃では小さい。

ポア径が一定と仮定すると、180℃の方が100℃よりシリカの壁厚が薄くポーラス度が高い。またおよそ250℃以上では界面活性剤が熱分解するという問題がある。

【0014】

180℃程度の高温下で成長させた場合は、面間隔が小さくなる。これは、TEOS（テトラエトキシシラン）分子同士が速やかに反応するため、即時に反応が終了し、シリカ壁膜厚は薄くなるものと考えられる。

一方100℃程度の低温下で成長させた場合は、面間隔は大きくなる。これは、TEOS分子同士の反応は遅いため、シリカ壁膜厚は厚くなるものと考えられ

る。

従って気相成長時の温度により、同一材料で異なる空孔率（比誘電率）を提供することが可能となる。

【0015】

また、気相の組成を調整することにより空孔率は適宜変更可能である。例えば触媒の有無によっても大きく膜質の異なる誘電体薄膜を形成することが可能となる。現在は NH_3 もしくは、 NH_4OH を触媒として用いているが、触媒を使用しない場合には TEOS 分子の反応速度は小さく、シリカ壁厚は大きくなり空孔の間隔は大きくなる。ここで触媒として NH_3 を用いているのは HCl はステンレス容器もしくはチャンバーを腐蝕するためである。

【0016】

一方圧力を低くした場合も TEOS 分子の反応速度は小さく、シリカ壁厚は大きくなり面間隔は大きくなると考えられる。

また触媒を添加しない場合には、塗布液は界面活性剤と水およびエタノールなど、溶媒のみであるため不活性であり、ボトルライフが極限的に長くなる。

【0017】

また、気相成長に先立ち形成される、界面活性剤（ CTAB ）／溶媒の濃度と塗布時の回転数を制御することにより界面活性剤膜の膜厚を制御することができ、さらに気相を調整することにより上述のような調整が可能となるため、自由度は極めて大きくなる。

【0018】

このように本発明によれば、触媒・塗布条件に加えて気相（ TEOS 雰囲気）の制御により空孔率、誘電率、強度、耐湿性を良好に制御することができ、極めて作業性よく所望の絶縁体薄膜を形成することが可能となる。

【0019】

このようにして、空孔率50%以上の無機絶縁膜が形成され、空気の誘電率は低いいためフッ素を添加したりするよりもさらに誘電率を低下せしめることができ、絶縁膜の極限的な低誘電率化をはかることが可能となる。

【0020】

従来のポーラスシリカに比べてはるかに高い機械的強度を維持することができかつ低誘電率化をはかることが可能となる。

また、耐湿性、耐薬品性の向上を図ると共に均一な低誘電率薄膜を形成することが可能となる。

従ってエッチングによるスルーホール形成やパターニングに際してもシャープなパターンを得ることができる。

さらにまたエッチング後のアッシング工程にも強度を維持することが可能となる。

【0021】

望ましくは、前記気相成長工程は、シロキサン骨格（特に、環状のシロキサン骨格、更には4員環以上のシロキサン骨格）を有するシリカ誘導体と界面活性剤を含み、空孔が周期的に配列されたシリカ誘導体を含む薄膜を形成する工程であることを特徴とする。あるいはまた、たとえばHSQ（水素化シルセスキオキサン）、MSQ（メチルシルセスキオキサン）などの空洞を有するシリカ誘導体と界面活性剤を含み、空孔が周期的に配列されたシリカ誘導体を含む薄膜を形成する工程であることを特徴とする。また、クラスシルの使用も可能である。

【0022】

かかる方法によれば、従来の塗布法やディップ法によって形成した低誘電率薄膜に比べ、より高温でのメソポーラスシリカ薄膜の形成が可能となるため、機械的強度の向上を図ることが可能となるとともに、より誘電率の低い薄膜を形成することが可能となる。また、環状のシロキサン骨格を有するシリカ誘導体を使用することにより、シリカ壁膜中にも小さな空孔を設けることができ、更に空孔率が上がり、より比誘電率を低下することができる。さらに望ましくは6員環以上のシロキサン骨格を有するシリカ誘導体を用いるのがよい。

【0023】

望ましくは、前記界面活性剤膜形成工程は、界面活性剤を含む溶液を塗布する塗布工程であることを特徴とする。

【0024】

かかる構成によれば、簡便に成膜することが可能となる。

【0025】

望ましくは、前記塗布工程はスピコート工程であることを特徴とする。

【0026】

かかる構成によれば、均一な界面活性剤膜の形成が可能となる。また塗布液の粘度と、スピナーの回転数と界面活性剤濃度および粘度を調整することにより容易に膜厚を制御することが可能となる。

【0027】

望ましくは、前記界面活性剤膜形成工程は、界面活性剤を含む溶液に浸漬する浸漬工程であることを特徴とする。

【0028】

かかる構成によれば、バッチ処理可能になり極めて生産性の高い成膜が可能である。

【0029】

望ましくは、前記気相成長工程は、基板温度100℃以上、更に好ましくは180℃以上で実行されるようにしたことを特徴とする。

【0030】

かかる構成によれば、室温程度で成膜する塗布法による場合に比べより高温下（例えば180℃）での成長が可能となり、従って、架橋度が高くなるため、結合強度が高くなる。

成長温度としては100℃以上、更には180℃以上が可能であり、100℃での成長の場合、周期構造の面内間隔 *d space* が大きい

【0031】

ポア径が一定と仮定すると、180℃の方が100℃よりシリカの壁厚が薄くポラス度が高い。またおよそ250℃以上では界面活性剤が熱分解するという問題がある。

したがって、機械的強度が高められる。また焼成で収縮しないので膜応力が低く、安定な成膜が可能となり誘電率を容易に制御することができる上、膜強度の増大を図ることができ、耐湿性に優れ、膜応力の小さな、下地との密着性にも優れた誘電体膜を形成することが可能となる。

【0032】

望ましくは、前記焼成工程は $300^{\circ}\text{C}\sim 500^{\circ}\text{C}$ さらに望ましくは 300°C から 400°C 以上で焼成する工程であることを特徴とする。

【0033】

かかる構成によれば、OH基の取り込みがなく、半導体装置への適用が有効となる。また界面活性剤が除去されるまでにTEOS分子同士の架橋が完了しているため、 400°C 以下での成膜が可能となる。

【0034】

望ましくは、所望の素子領域の形成された半導体基板表面に界面活性剤および触媒を含む膜を塗布形成する界面活性剤膜形成工程と、前記半導体基板を所望の設定温度に維持しつつ、TEOS雰囲気中にさらすことによりシリカ誘導体薄膜を形成する気相成長工程と、前記薄膜が形成された基板を焼成し、前記界面活性剤を分解除去する工程とを含み、誘電体薄膜を形成するようにしたことを特徴とする。ここでTEOS雰囲気はTEOSの飽和蒸気中であることが望ましい。

【0035】

かかる構成によれば、信頼性の高い誘電体薄膜が形成される。

なおここで触媒を添加することなく形成しても条件によっては良好な誘電体薄膜を形成することが可能となる。

【0036】

望ましくは、前記誘電体薄膜は、空孔率50%以上の無機絶縁膜であることを特徴とする。

【0037】

かかる構成によれば、前記誘電体薄膜は、基板表面に形成され、空孔が配向性を具備していることを特徴とする。

【0038】

望ましくは、前記誘電体薄膜は、前記基板表面に平行となるように配向せしめられた円柱状の空孔を含む周期的ポーラス構造を具備してなることを特徴とする。

望ましくは、前記誘電体薄膜は、前記基板表面に平行となるように配向せしめ

られた層状の空孔を含む周期的ポーラス構造を具備してなることを特徴とする。

望ましくは、前記誘電体薄膜は、前記基板表面に平行となるように配向せしめられた層状の空孔あるいは円柱状の空孔、あるいはこれらがドメイン毎に混在するなど、ドメイン毎に異なる配向性をもつように構成した周期的ポーラス構造を具備してなることを特徴とする。

【0039】

また、界面活性剤とシリカ誘導体の比率により、得られる構造体の構造が変化することがわかっている。

例えばCTAB/TEOSなど界面活性剤とシリカ誘導体の分子比が所定の範囲であるときは、図11に示すように、空孔hが3次元ネットワーク構造（キュービック）となることがわかっている。この範囲よりも小さいときは筒状の空孔が配向してなる低誘電率絶縁膜となり、一方この分子比よりも大きいときは層状の空孔が配向してなる低誘電率絶縁膜となる。

【0040】

また、前記誘電体薄膜は、前記基板表面にハニカム構造の骨格を有する周期的ポーラス構造を具備してなることを特徴とする。

【0041】

かかる構成によれば、焼成工程において、鑄型の界面活性剤を熱分解除去する際に、スピコート法やディップ法での室温あるいは水熱合成法での90℃に比べて高温下でのシリカ誘導体の反応を用いているため、機械的強度が高く、構造体の破壊が抑制され、強く純粋なメソポーラスシリカ薄膜を得ることが可能となる。

ここで面間隔とは、X線回折法で求められる膜厚方向の繰り返し単位をいうものとする。

【0042】

【発明の実施の形態】

本発明に係る半導体装置の製造方法の一実施形態を図面を参照しつつ詳細に説明する。

【0043】

実施形態 1

本発明の第1の実施形態として、本発明の方法を用いて形成した低誘電率薄膜を層間絶縁膜として用いたFeRAMについて説明する。

本発明の第1の実施形態の低誘電率薄膜の形成方法は、界面活性剤溶液を基板表面にスピコートしたのち、TEOS蒸気雰囲気中に晒すことにより、この界面活性剤全層に配向性にすぐれリジッドなシリカ誘導体薄膜を形成し、焼成することにより、機械的強度が高く安定で誘電率の低い低誘電率薄膜を形成するものである。

【0044】

このFRAMは、図1(a)および(b)に示すように、シリコン基板1表面に形成された素子分離絶縁膜2で囲まれた素子領域に形成されたスイッチングトランジスタと、強誘電体キャパシタとからなるもので、本発明ではスイッチングトランジスタと強誘電体キャパシタの下部電極9との間に層間絶縁膜として本発明の方法で形成した低誘電率薄膜7を用いたことを特徴とするもので、この低誘電率薄膜は、図1(b)に要部拡大斜視図を示すように、基板表面に平行となるように一方向に配向せしめられた円柱状の空孔hを含む周期的ポーラス構造ドメインを複数含むように形成されたメソポーラスシリカ薄膜からなるものである。

【0045】

他は通常の方法で形成される。このスイッチングトランジスタはシリコン基板1表面にゲート絶縁膜3を介して形成されたゲート電極と、このゲート電極を挟むように形成されたソース領域5およびドレイン領域6と、このドレイン領域6にコンタクト8を介して下部電極9が接続されており、一方ソースドレイン領域はビット線BLに接続されている。

【0046】

一方強誘電体キャパシタは下部電極9と上部電極11との間にPZTからなる強誘電体薄膜10を挟んでなるものである。

【0047】

図2(a)乃至(d)にこのFRAMの製造工程について説明する。

まず、通常の方法で、シリコン基板1表面にゲート絶縁膜3を介して形成され

たゲート電極4を形成するとともに、このゲート電極をマスクとして不純物拡散を行いソース領域5およびドレイン領域6を形成する(図2(a))。

【0048】

続いて、本発明の方法で、基板表面に平行となるように一方向に配向せしめられた円柱状の空孔を含む周期的ポーラス構造ドメインを複数含むようにメソポーラスシリカ薄膜を形成する(図2(b))。

【0049】

すなわち、図5に示すスピナーを用い、スピナー上に載置された被処理基板1表面に滴下し、500乃至6000rpmで回転し、界面活性剤を含む塗布膜を形成する。すなわち、まず界面活性剤として陽イオン型のセチルトリメチルアンモニウムブロマイド(CTAB: $C_{16}H_{33}N^+(CH_3)_3Br^-$)と酸触媒としての塩酸(HCl)とを、 H_2O /アルコール混合溶媒に溶解し、これをスピナーによって基板表面に塗布し、CTABを含む膜を形成する。そして室温下で乾燥させることにより、図3(a)に説明図を示すように、界面活性剤が配向してなる膜が形成される。なおここで触媒としては酸触媒に限定されることなく NH_4OH などの塩基性触媒も適用可能であるしまた触媒フリーでもよい。

【0050】

この後シリカ誘導体としてTEOS溶液を、チャンバーC内に存在させ、基板1を装着し、蓋をして、180℃に昇温し、気相成長により、図3(b)に示すような界面活性剤の周期的な自己凝集体を鋳型とする、筒状一次元周期構造をもつシリカ誘導体膜を形成する。なお、この時の成膜条件によって図3(c)のような配列状態となることもある。

【0051】

この自己凝集体は図4(a)に示すように $C_{16}H_{33}N^+(CH_3)_3Br^-$ (CTAB)を1分子とする複数の分子が凝集してなる球状のミセル構造体(図4(b))を形成し、この球状のミセル構造体骨格に配向してシリカ誘導体薄膜が形成される。

【0052】

この後、このようにして乾燥のなされた基板1を、図4(d)に示すように、

大気中で5時間加熱・焼成し、鑄型の界面活性剤を完全に熱分解除去して純粋なメソポーラスシリカ薄膜を形成する。ここで望ましくは O_2 雰囲気中で加熱・焼成するが、 O_2 雰囲気中であればより低温下での焼成が可能である。

【0053】

かかる方法によれば、機械的強度の高い構造体が形成されるため、焼成に際しても、空洞は破壊されることなくそのまま維持される(図4(d))。

【0054】

このため、円柱状の空孔が配向してなる円筒体(図4(d))が形成され、より低誘電率の薄膜の形成が可能となるものである。

このようにして、空孔が配向してなるポーラスな薄膜からなる低誘電率薄膜となっていることがわかる。

【0055】

このようにして、図2(b)に示すように本発明実施形態の低誘電率薄膜7が形成されるが、実際にはビット線BLを形成するため、この低誘電率薄膜は2回に分けて形成しなければならない。

【0056】

この後、通常の方法で、この低誘電率薄膜7にコンタクトホール8を形成する。そして、このコンタクトホール内に高濃度にドーパされた多結晶シリコン層を埋め込みプラグを形成した後、イリジウムをターゲットとし、アルゴンと酸素との混合ガスを用いて、酸化イリジウム層を形成する。そして更にこの上層にプラチナをターゲットとして用いてプラチナ層を形成する。このようにして図2(c)に示すように、膜厚50nm程度の酸化イリジウム層、および膜厚200nm程度のプラチナ層を形成し、これをフォトリソグラフィによりパターニングし、下部電極9を形成する。

【0057】

次に、この下部電極9の上に、ゾルゲル法によって、強誘電体膜10としてPZT膜を形成する。出発原料として、 $Pb(CH_3COO)_2 \cdot 3H_2O$, $Zr(t-OC_4H_9)_4$, $Ti(i-OC_3H_7)_4$ の混合溶液を用いた。この混合溶液をスピコートした後、150℃で乾燥させ、ドライエアー雰囲気において400℃で30分の仮焼成を行った。これを

5回繰り返した後、 O_2 の雰囲気中で、 $700^\circ C$ 以上の熱処理を施した。このようにして、 250 nm の強誘電体膜10を形成した。なお、ここでは、 $PbZr_xTi_{1-x}O_3$ において、 x を 0.52 として（以下PZT（ $52/48$ ）と表す）、PZT膜を形成している（図2（d））。

【0058】

さらに、強誘電体膜10の上に、スパッタリングにより酸化イリジウムとイリジウムとの積層膜を形成する。この酸化イリジウム層とイリジウム層との積層膜を、上部電極11とする。ここでは、イリジウム層と酸化イリジウム層とをあわせて 200 nm の厚さとなるように形成した。このようにして、強誘電体キャパシタを得ることができ、図1に示したFRAMが形成される。

【0059】

上記、低誘電率薄膜（メソポーラスシリカ薄膜）の形成時におけるX線回折（XRD）結果を図8に示す。このX線回折パターンは $\theta = 2\theta$ スキャンモードにおける波長 $\lambda = 1.5418$ オングストロームの $Cu K\alpha$ 線を用いたフィリップスXパート-MPD上で記録されたものである。曲線AはCVD前の界面活性剤膜、曲線Bは合成されたメソポーラスシリカ薄膜、曲線Cは焼成されたメソポーラスシリカ薄膜を示す。曲線B、Cの比較から明らかなように、焼成によって（ 100 ）回折ピークはずれることなく一致しており、良好な配向性を維持しており、CVDで形成された膜の構造的な変化はなく維持されていることがわかる。

【0060】

この結果から、本発明の実施形態の方法によれば、TEOS蒸気雰囲気中での処理により、架橋反応が良好に進行し、構造体の強度が向上し、焼成に際しても、崩れることなく維持され、その結果、回折ピークが一致し、周期構造のくずれなしに、良好に焼成が完了しているものと考えられる。

【0061】

図9は、FTIR-8200PCと指称されている島津製のスペクトロメータ上で 4 cm^{-1} で分析されたメソポーラスシリカ薄膜のフーリエ変換赤外スペクトルを示す図である。曲線Aは層構造の界面活性剤膜、曲線Bは $135^\circ C$ のTEOS蒸気を用いて形成されたメソポーラス薄膜、曲線Cは焼成後のメソポーラス薄膜、曲線Dはゾルゲ

ル法で形成されたメソポーラスシリカ薄膜を示す図である。このゾルゲル膜は水／EtOH／CTAB／TEOSを用いて形成した。スピントータで急速蒸着法によってシリコン基板上に形成されたものである。焼成前後のメソポーラス薄膜については、 3500 cm^{-1} での広帯域にピークがないことから、メソポーラス薄膜のシリカ壁におけるSi-OH基が極めて低濃度であることが分かる。このようにゾルゲル法に比べてOH基の取り込みがなくなり、耐湿性が向上していることがわかる。

【0062】

かかる構成によれば、層間絶縁膜が、優れた膜強度を有し、基板への密着性が良好で、耐湿性に優れかつ極めて配向性に優れたメソポーラスシリカ薄膜からなる低誘電率薄膜で構成されているため、層間絶縁膜に起因する容量が低減され、スイッチング特性が良好で、高速動作の可能なFRAMを形成することが可能となる。

【0063】

また、基板表面に平行となるように空孔が良好に配向せしめられているため、強度が高められまた、基板表面に垂直な方向で均一に低誘電率をもつことになり、特に上層の下部電極および配線、下地基板に対して開口部を持たない閉じた構造をとることができ、耐湿性に優れ信頼性の高い有効な低誘電率薄膜となる。従ってリーク電流もなく、長寿命の層間絶縁膜となる。

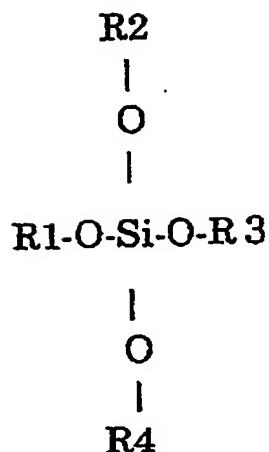
【0064】

なお、前記実施例では焼成に先立ち、シリカ誘導体としてTEOSを用い、界面活性剤の形成された基板をTEOS蒸気雰囲気下にさらすようにしたが、この、蒸気雰囲気として用いるシリカ誘導体としては、TEOSに限定されることなく、TMOS（テトラメトキシシランTMOS：Tetramethoxy Silane）などのシリコンアルコキシド材料を用いるのが望ましい。

【0065】

また、TEOS、TMOS以外にも、下式に示すような構造式をもつシリカ誘導体は使用可能である。

【化学式1】

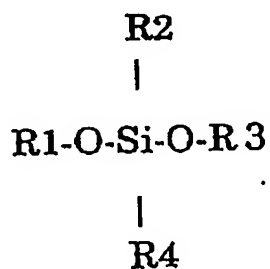


R_n (n = 1, 2, 3, 4 · · ·) はCH₃, C₂H₅などの飽和鎖状炭化水素系や、不飽和鎖状炭化水素系、あるいはベンゼン環などの芳香族系、シクロヘキサンなどの飽和環状炭化水素であり、R1, R2, R3, R4は同一でもそれぞれ異なるものでもよい。

さらにまた、上記工程で用いる、シリカ誘導体としては、上記の化学式において、"R1-O"に代えてR1を用いるようにしてもよい。

更に望ましくは、"R1-O"、"R2-O"、"R3-O"、"R4-O"、の官能基の内、1原子団から3原子団までをそれぞれ"R1"、"R2"、"R3"、"R4"等に置換するようにしてもよい。その一例を次式に示す。

【化学式2】



このような、シリル化剤をペーパーとして用いることにより、高強度・高密着性の特徴のみならず、極めて耐湿性に優れたメソポーラスシリカ膜を構築することが可能となる。

【0066】

また、前記実施形態では、界面活性剤として陽イオン型のセチルトリメチルア
ンモニウムブロマイド ($\text{CTAB} : \text{C}_{16}\text{H}_{33}\text{N}^+(\text{CH}_3)_3\text{Br}^-$) を用いたが、
これに限定されることなく、他の界面活性剤を用いてもよいことは言うまでもな
い。

【0067】

ただし、触媒としてNaイオンなどのアルカリイオンを用いると半導体材料と
しては、劣化の原因となるため、陽イオン型の界面活性剤を用い、触媒としては
酸触媒を用いるのが望ましい。酸触媒としては、HClの他、硝酸 (HNO_3)
、硫酸 (H_2SO_4)、磷酸 (H_3PO_4)、 H_4SiO_4 等の無機触媒を用いてもよい
。また、カルボン酸、スルホン酸、スルフィン酸、フェノールなどの有機酸触媒
を用いるようにしてもよい。

又このほか NH_4OH 、 NH_3 系のようにアルカリ金属元素、アルカリ土類金属
元素を含まない塩基触媒であれば使用可能である。

【0068】

また溶媒としては水 H_2O /アルコール混合溶媒を用いたが、水のみもしくはアル
コールのみでもよい。

さらにまた、焼成雰囲気としては酸素雰囲気を用いたが、大気中でも、減圧下
でも、窒素雰囲気中でもよい。望ましくは窒素と水素の混合ガスからなるフォー
ミングガスを用いることにより、耐湿性が向上し、リーク電流の低減を図ること
が可能となる。

【0069】

また、界面活性剤、シリカ誘導体、酸触媒、溶媒の混合比については適宜変更
可能である。

【0070】

また、TEOSを 180°C の飽和蒸気圧下に晒す工程は、1時間から3時間程
度であればよい。さらにまた、容器内に外部からTEOS蒸気を供給したり、T
EOS分圧を高めたり、プロセス温度を高めることで、時間の短縮化を図ること
も可能である。さらに又プラズマCVDあるいは減圧CVDなども使用可能であ

る。また、温度については、シリカ誘導体の蒸気に晒せばよい。180℃に限定されることなく、90℃以下でもよい。また上限は界面活性剤の熱分解の開始温度(200~300℃)以下であればよい。

【0071】

図10はCVD温度を変化させ、CVD温度と周期構造の面内間隔(dスペース)との関係を測定した結果を示す。○は合成直後のメソポーラス薄膜、△は焼成後のメソポーラス薄膜を示す。ここで界面活性剤膜は4000rpmスピナーを回転しスピンコート法によってシリコン基板上に形成した。CVD薄膜はTEOS蒸気を用いて形成した。全ての試料における(100)面でのdスペースは焼成前後で変化せず、構造的変化はなかったことがわかった。

【0072】

また、焼成工程は、400℃5時間としたが、300℃から500℃で1乃至5時間程度としてもよい。望ましくは300℃から400℃とする。

加えて、前記実施形態では、焼成に先立ち、TEOSの飽和蒸気圧下に晒しシリカ誘導体膜を形成するようにしたが、さらにTEOSなどのシリカ誘導体蒸気雰囲気下で焼成するようにしてもよい。この場合は表面に酸化物などの堆積物を伴う場合がある。その場合は、焼成後表面処理を行うことにより堆積物を除去するようにすればよい。

【0073】

実施形態2

なお、前記第1の実施形態では、界面活性剤膜の形成は、回転塗布法によって行ったが、回転塗布法に限定されることなく、ディップコート法を用いてもよい。

【0074】

実施形態3

なお前記実施形態では、一方向に配向せしめられた円柱状の空孔を含む周期的ポーラス構造をもつ誘電体薄膜について説明したが、このほか層状の空孔を含む周期的ポーラス構造、図6に示すように、円柱状の空孔を含む周期的ポーラス構造ドメインが複数含まれ、隣接する各ポーラス構造ドメインは互いに異なる方向

に配向している絶縁膜も有効である。又、空孔 h が基板表面で全体にわたって同一方向に配孔しているように形成してもよい。

【0075】

実施形態4

さらにまた、図7 (f) に示すように空孔 h が層状に配向してなる構造も有効である。ここでは更に前駆体溶液における界面活性剤の濃度を高めることにより形成したもので、他の工程については前記第1の実施形態と同様である。

【0076】

図4 (c) に示した構造体においてさらに界面活性剤の濃度を高めると、図7 (e) に示すように分子が層状に配向し、図7 (f) に示すような空孔 h が層状に配向してなる低誘電率絶縁膜が形成される。この構造では円筒状の空孔を有するものに比べてさらに空孔率が高く低誘電率化を図ることが可能となる。

【0077】

加えて、前記実施形態では、FRAMの層間絶縁膜について説明したが、シリコンを用いた種々の半導体デバイス、HEMTなど化合物半導体を用いたデバイスをはじめとする高速デバイス、マイクロ波ICなどの高周波デバイス、MFMIS型の高集積強誘電体メモリ、フィルムキャリアなどを用いたマイクロ波伝送線路あるいは多層配線基板、などにも適用可能である。

【0078】

【発明の効果】

以上説明してきたように、本発明によれば、界面活性剤で周期的構造を構築した後、気相成長工程によってシリカ誘導体を含む薄膜を形成しているため、構造変化が生じにくく、安定して機械的強度が高く空孔度の高い低誘電率薄膜を形成することが可能となる。

【0079】

従って、容易に制御性よく、極めて機械的強度および密着性が高く低誘電率の誘電体薄膜を得ることが可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態の方法で形成した誘電体薄膜を用いたF R A Mを示す

図

【図2】

図1のF R A Mの製造工程を示す図

【図3】

本発明の第1の実施形態における誘電体薄膜の形成工程を示す説明図

【図4】

本発明の第1の実施形態における誘電体薄膜を示す説明図

【図5】

本発明の第2の実施形態における誘電体薄膜の形成工程を示す説明図

【図6】

本発明の第3の実施形態における誘電体薄膜を示す説明図

【図7】

本発明の第4の実施形態における誘電体薄膜の形成工程を示す説明図

【図8】

本発明の第4の実施形態における誘電体薄膜（メソポーラスシリカ薄膜）の形成時におけるX線回折（X R D）結果を示す図

【図9】

本発明の第4の実施形態における誘電体薄膜（メソポーラスシリカ薄膜）のメソポーラスシリカ薄膜のフーリエ変換赤外スペクトルを示す図

【図10】

本発明の第4の実施形態における誘電体薄膜（メソポーラスシリカ薄膜）のCV D温度とdスペースとの関係を示す図

【図11】

本発明で得られる低誘電率薄膜の構造の変形例を示す図。

【符号の説明】

h 空孔

1 シリコン基板

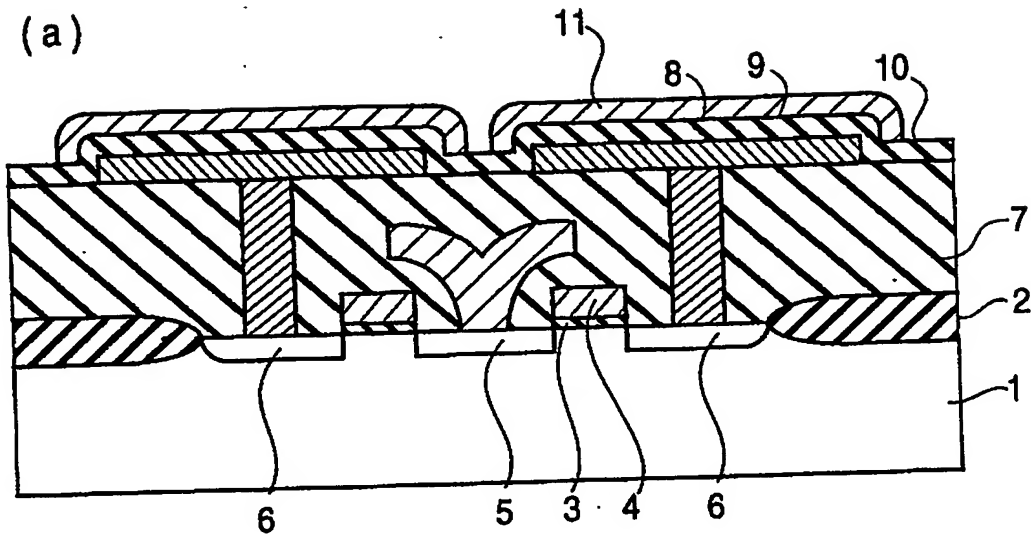
2 素子分離絶縁膜

- 3 ゲート絶縁膜
- 4 ゲート電極
- 5 ソース領域
- 6 ドレイン領域
- 7 絶縁膜
- 8 コンタクトホール
- 9 下部電極
- 10 強誘電体膜
- 11 上部電極

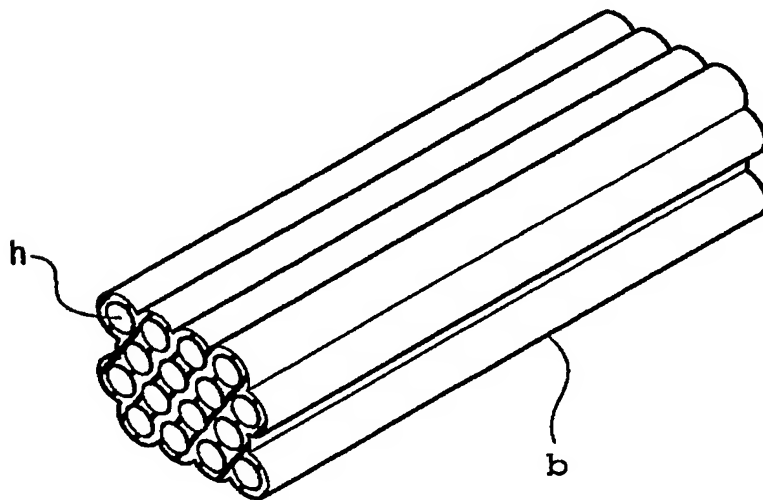
【書類名】

図面

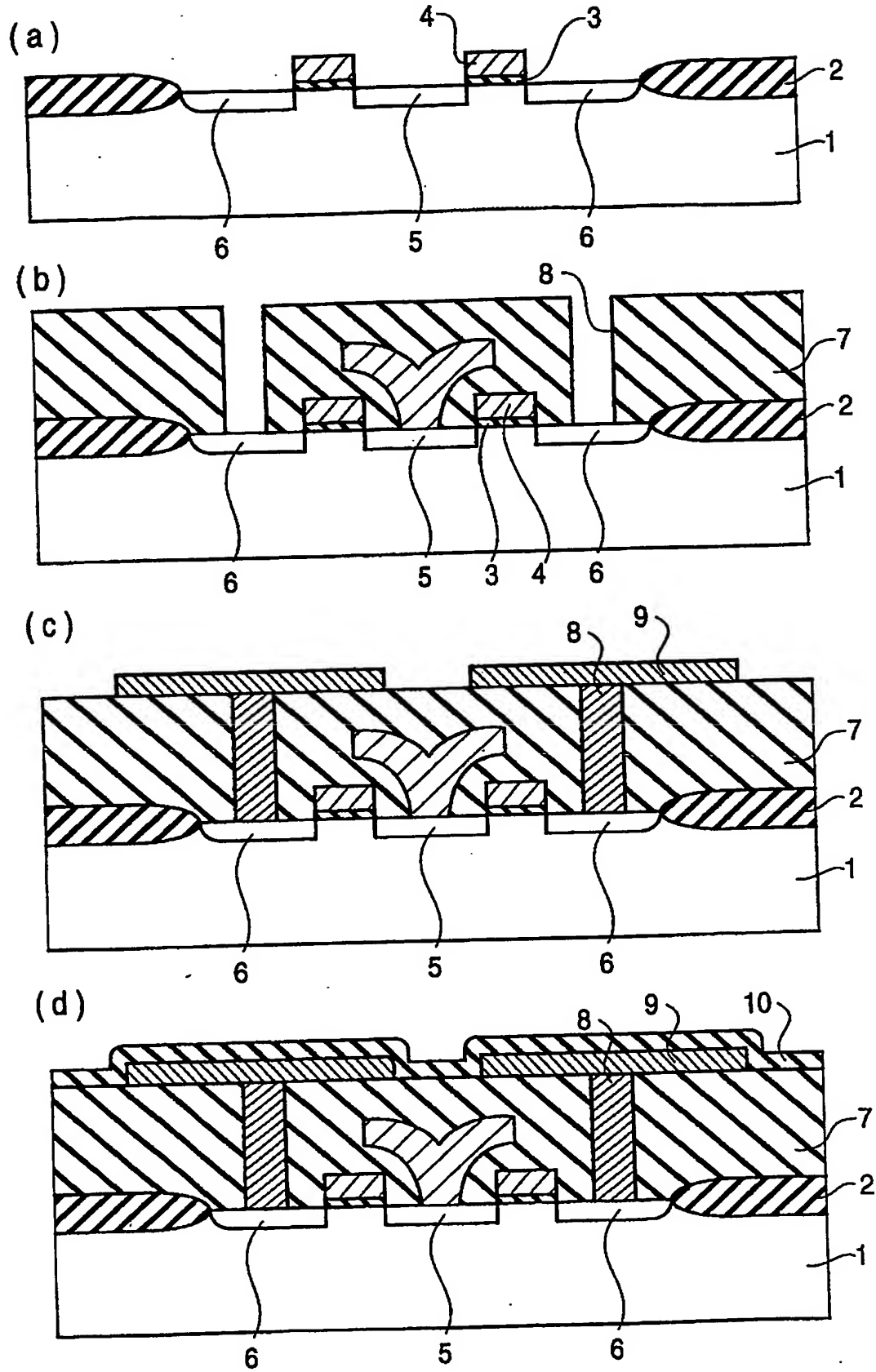
【図1】



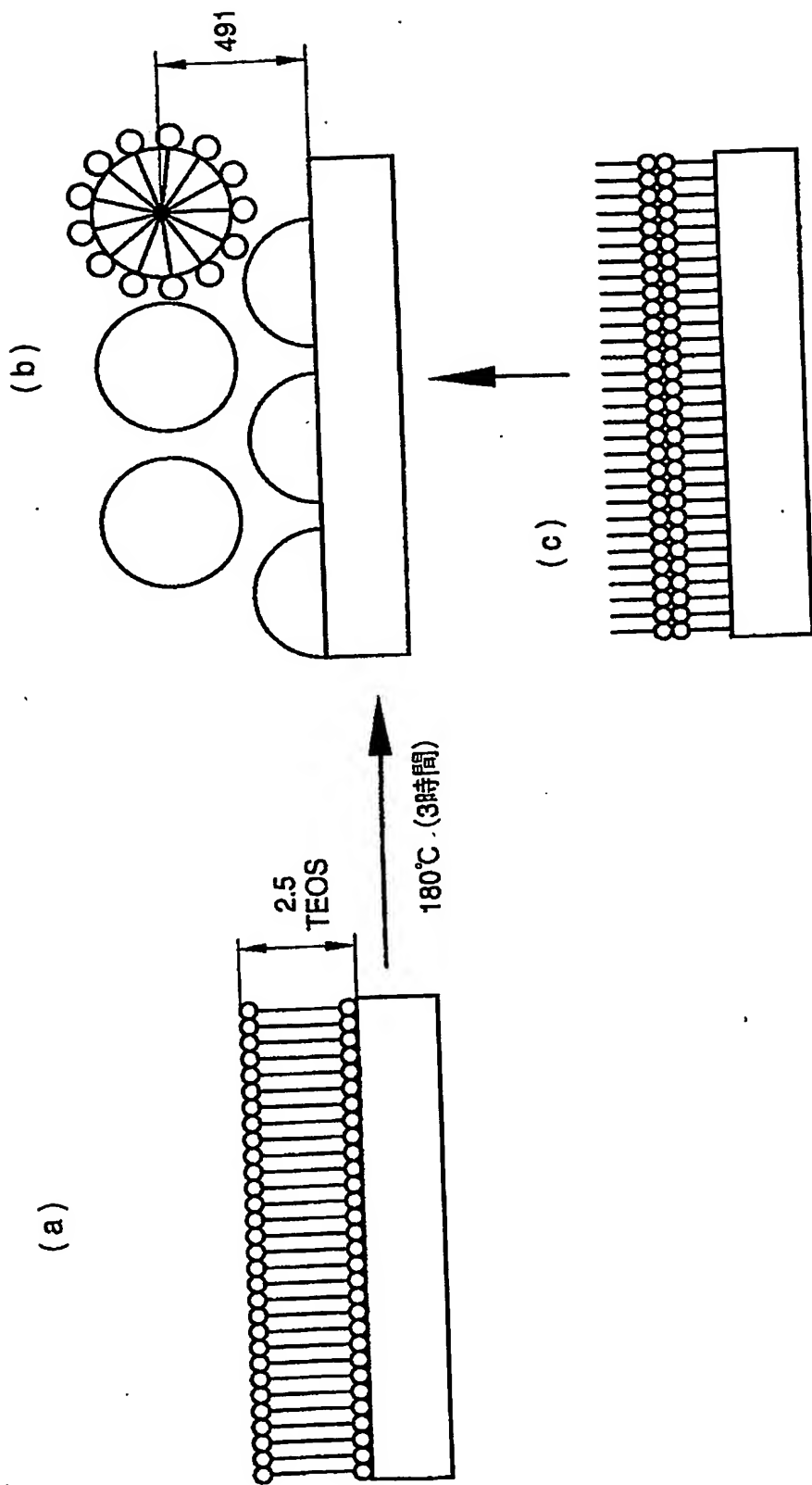
(b)



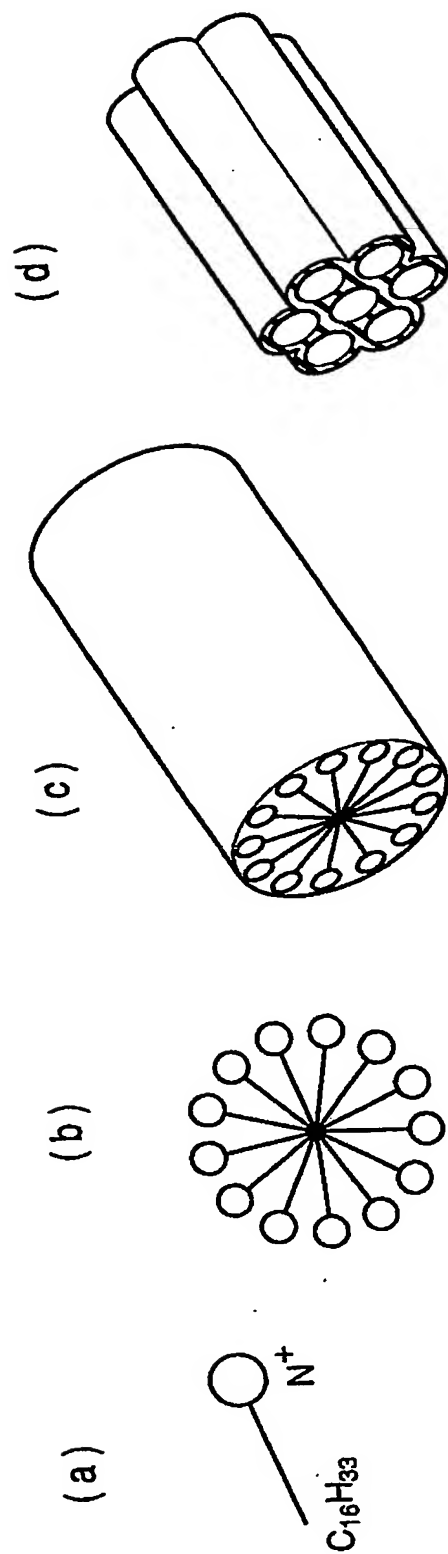
【図2】



【図3】

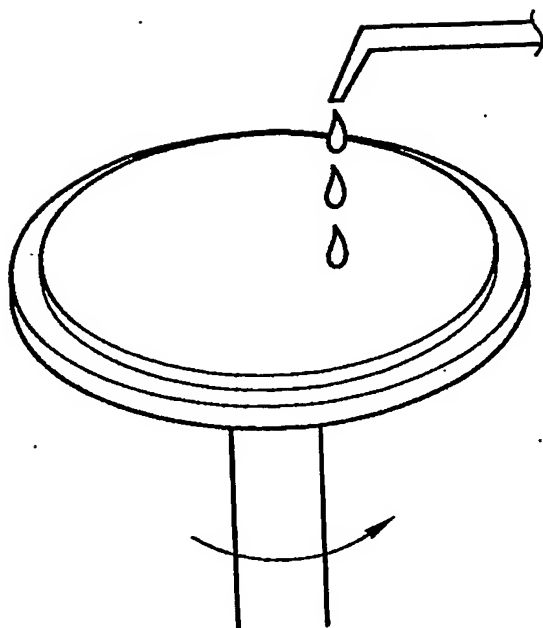


【図4】

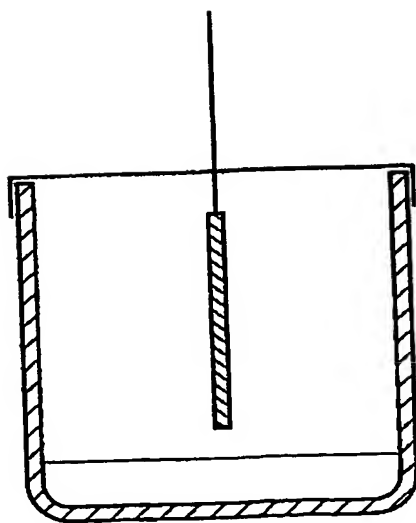


【図5】

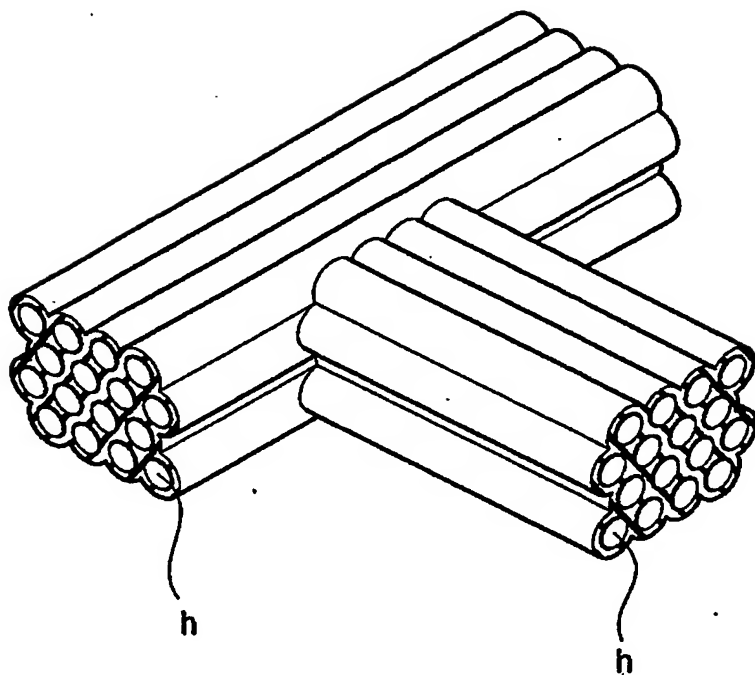
(a)



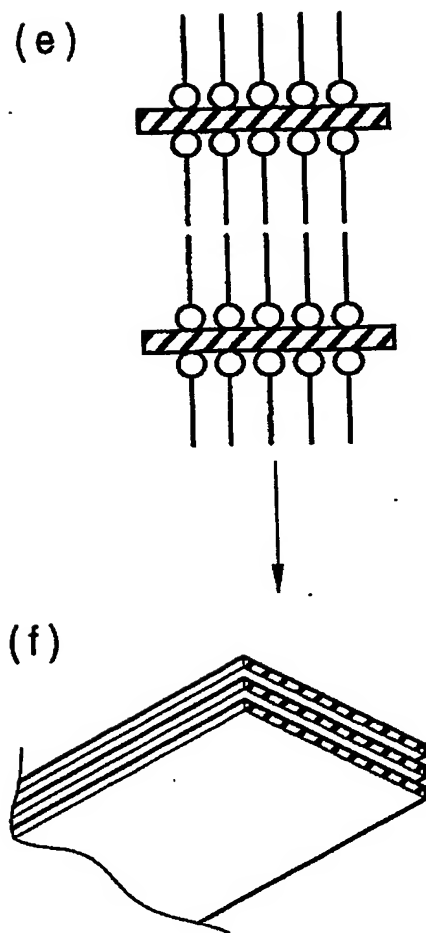
(b)



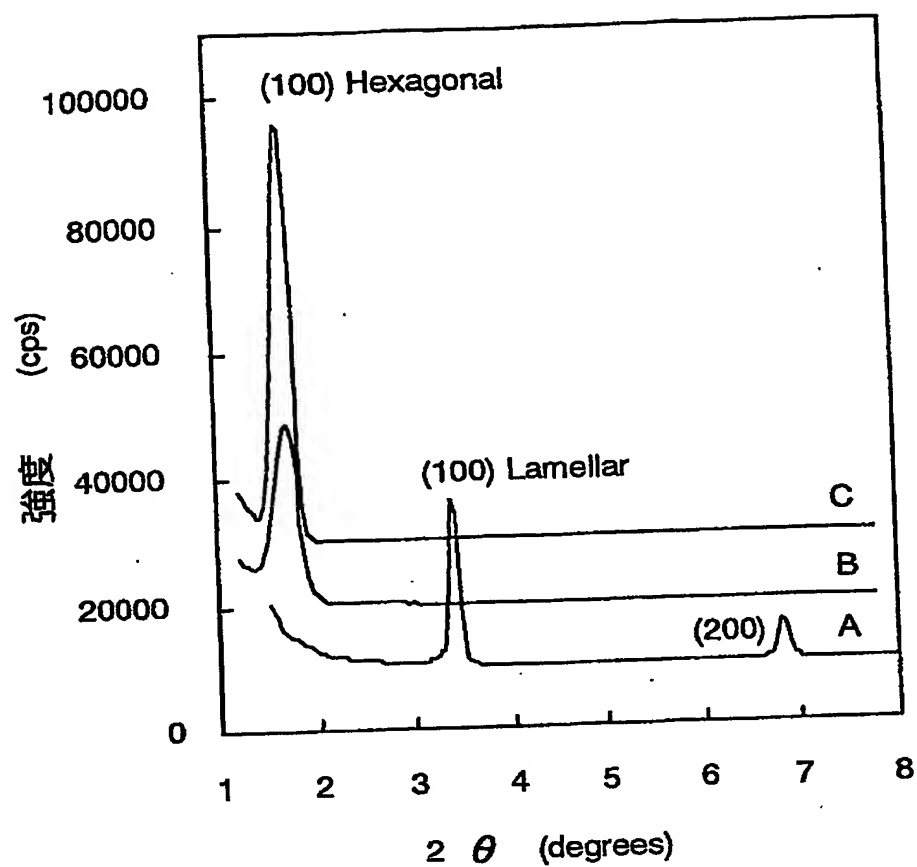
【図6】



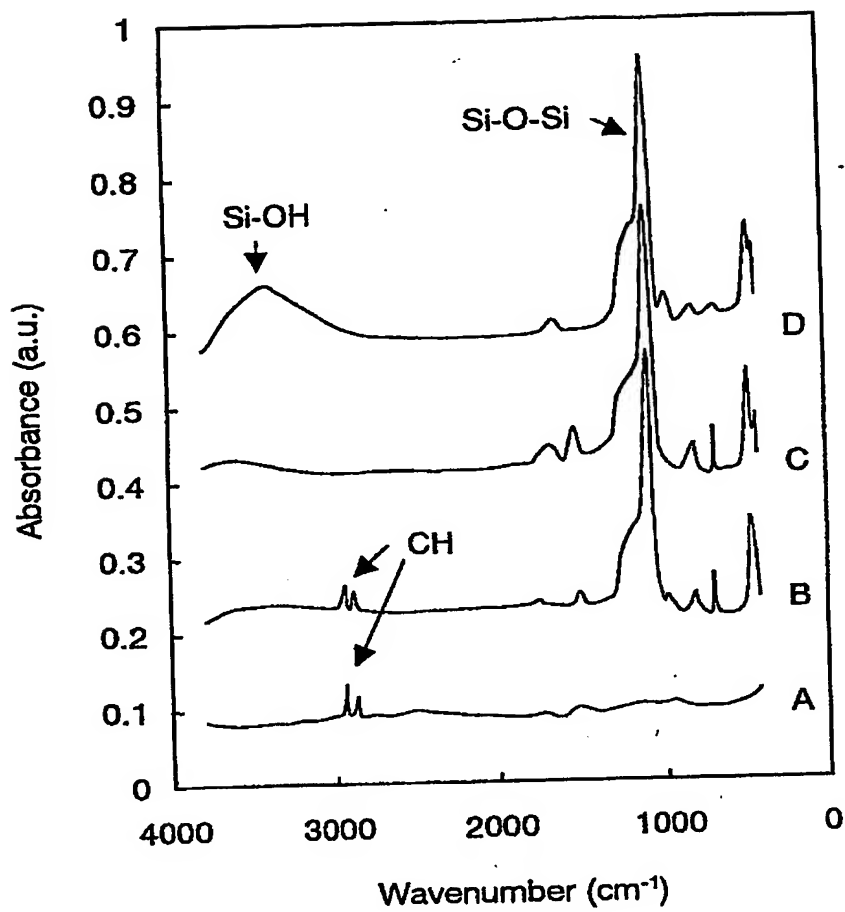
【图7】



【图8】

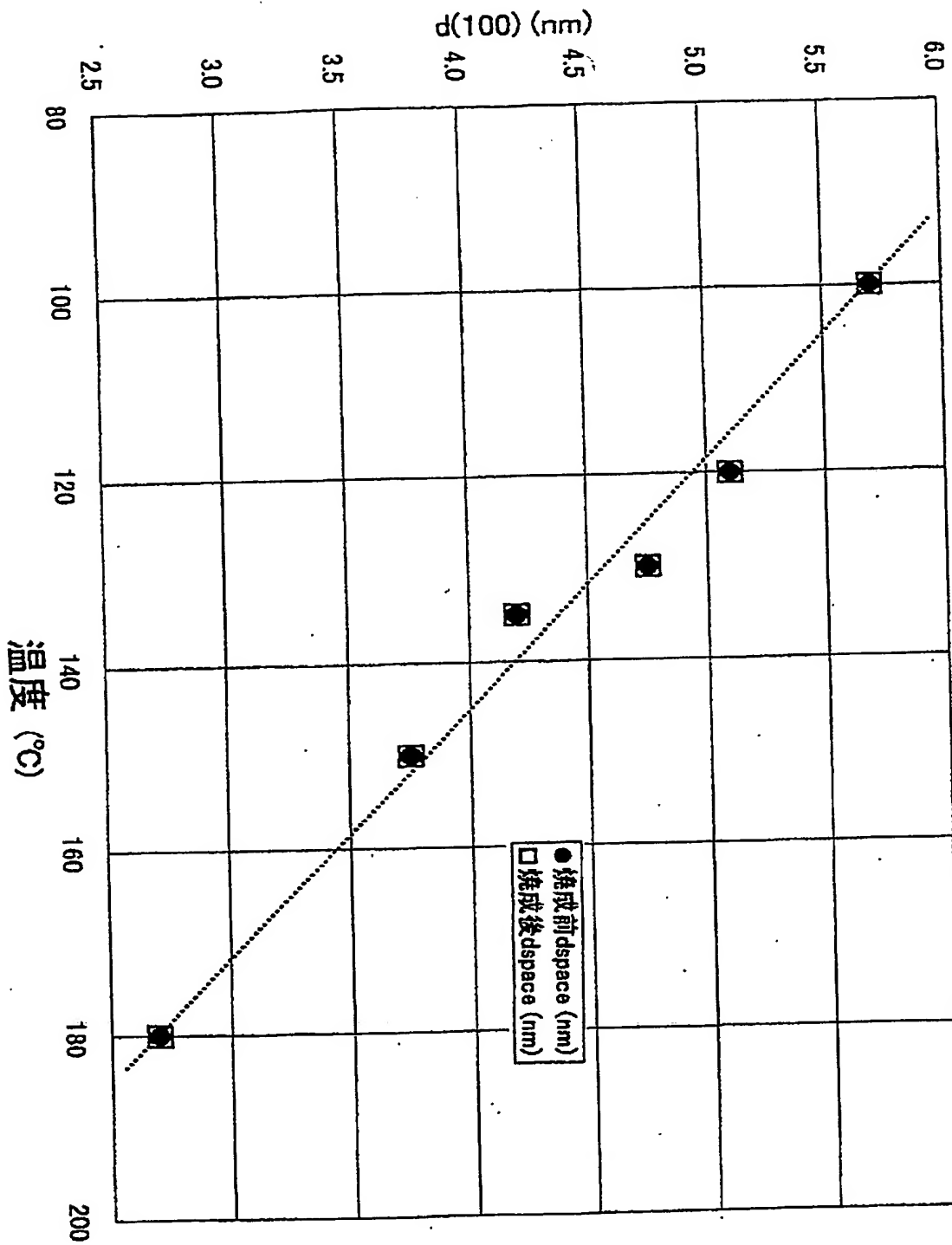


【図9】

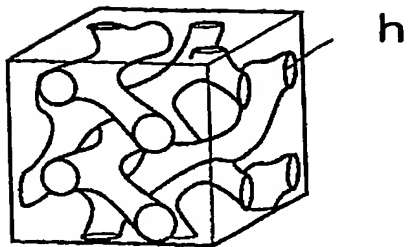


【図10】

TEOS处理温度依存性



【図11】



【書類名】 要約書

【要約】

【課題】 誘電率が低くかつ、より機械的強度の強い誘電体薄膜を提供する。

【解決手段】 低誘電率薄膜を形成しようとする基板表面に界面活性剤を含む膜を形成する界面活性剤膜形成工程と、この基板をシリカ誘導体を含有するガス相に接触させ、シリカ誘導体を含む薄膜を形成する気相成長工程と、前記薄膜が形成された基板を焼成し、前記界面活性剤を分解除去する工程とを含み、誘電体薄膜を形成するようにしたことを特徴とする。

【選択図】 図5

出 願 人 履 歴 情 報

識別番号

[000116024]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町21番地

氏 名

ローム株式会社